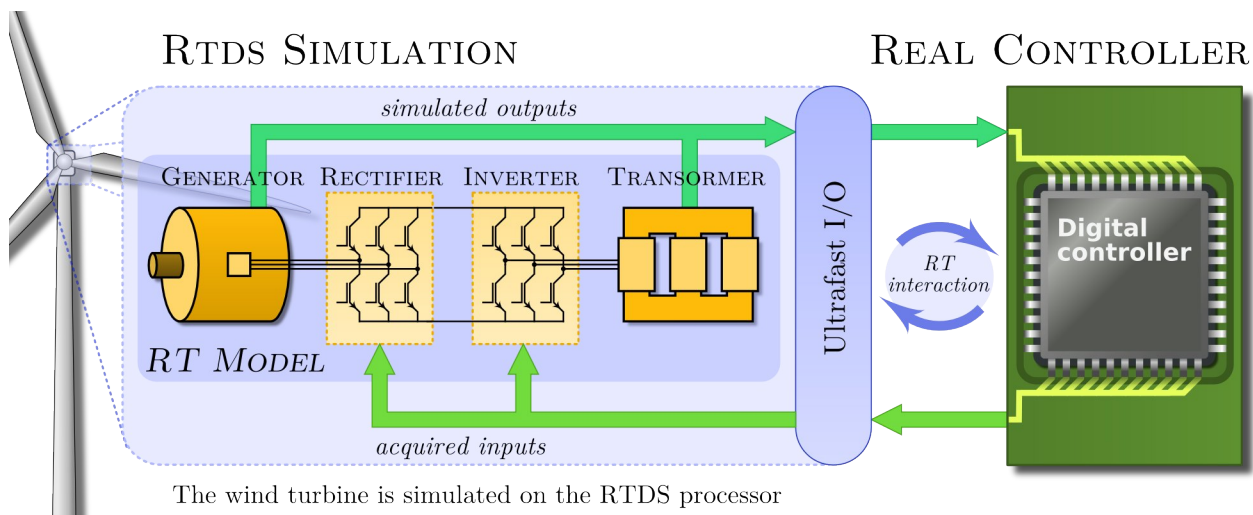


Simulation en temps réel en électronique de puissance par des systèmes hybrides

Objectif du projet RTDS

Le projet RTDS (Real-time Digital Simulation) sous la direction d'Ivan Celanovic au MIT, vise à créer un outil de simulation numérique pour les systèmes d'électronique de puissance, comme par exemple les éoliennes et les voitures électriques ou hybrides. La spécificité de la simulation RTDS est de s'exécuter en temps-réel, mimant ainsi le comportement du système physique simulé. Pour un ingénieur développant un système de puissance, RTDS devient alors un *outil de test*, en particulier pour tester le contrôle du système. Lorsqu'un simulateur interagit avec un système réel en boucle fermée, comme sur la figure ci-dessous, on parle de test « Hardware in the Loop ». Les tests HIL constituent l'application principale visée par RTDS.



Il existe déjà des simulateurs temps réel, par exemple pour des systèmes mécaniques automobiles, mais les spécificités des circuits d'électronique de puissance rendent le passage au temps réel plus difficile : nous visons un pas de simulation inférieur à $1\mu\text{s}$. Pour rendre RTDS possible, le développement du projet s'est fait sur l'optimisation des deux axes qui fondent toute simulation numérique :

- Optimisation de la *modélisation* par l'emploi d'une description par « systèmes hybrides ». Très adaptée à l'électronique de puissance, elle rend le temps de calcul totalement prédictible, contrairement aux modèles habituels qui nécessitent des algorithmes itératifs.
- Optimisation de la *plate-forme de calcul* par l'utilisation d'une architecture « processeur dédié » spécialisée dans l'exécution des systèmes hybrides. Le processeur est développé sur un FPGA qui apporte à la fois une forte puissance de calcul et une faible latence des signaux.

Le travail sur RTDS est partagé entre deux équipes: une à Novi Sad, Serbie, pour la partie matérielle (FPGA) et une au MIT. Nous nous sommes concentrés sur la partie logicielle, avec une double problématique de développement :

1. Comment générer *automatiquement* des modèles de circuits en partant d'une simple description graphique du système (schéma électrique du circuit) ?
2. Quel modèle est le plus adapté à l'objectif temps réel de la simulation RTDS (simulation mise à jour toutes les 1 μ s voire moins) ?

Au fil du stage, notre vision des différentes options possibles s'est affinée, et nous nous sommes finalement concentrés sur les « systèmes hybrides ».

Systèmes hybrides

Il existe différentes approches pour simuler l'électronique de puissance. Considérant que les circuits sont composés à la fois d'*éléments linéaires* (capacitances, inductances, résistances) et d'*interrupteurs idéaux*, nous avons affaire à des circuits *linéaires par morceaux*. Nous avons choisi de les simuler par des *modèles hybrides* : chaque configuration ouvert/fermé d'interrupteur correspond à un circuit linéaire différent, évoluant avec une dynamique purement linéaire décrite en *espace d'état*. Il y a dès lors plusieurs dynamiques, une par configuration d'interrupteurs et chacune constitue un **mode** du système. Un système hybride est donc en premier lieu un ensemble de mode.

La deuxième facette est la description des **transitions** entre ces modes. Chacune se fait sous une combinaison d'évènements discrets *internes & externes* au circuit. En interne, on peut par exemple avoir le changement de signe d'une variable d'état alors que la commande d'un transistor est une source externe. Un exemple de transition due à la dynamique interne du circuit est le changement de signe du courant dans une diode provoquant son ouverture. L'interaction entre des évènements discrets et des dynamiques linéaires à temps continu¹ donne le qualificatif « hybride » à ces modèles.

En même temps que la définition des besoins du projets RTDS, du design de l'ensemble, mon travail principal a été de créer un outil logiciel capable de générer *automatiquement* de tels modèles hybrides à partir de la description graphique (schéma dessiné dans Simulink) d'un circuit quelconque.

Résultats après 6 mois de stage

Le processeur pour l'exécution en temps réel n'est pas encore fini. Par contre nous avons dès à présent démontré la faisabilité d'une simulation par modèle hybride en utilisant un prototype logiciel du futur processeur. En effet, le développement sur un PC sous Matlab est infiniment plus facile et rapide que le développement VHDL pour FPGA. Appelé « softcore », notre module logiciel a déjà donné des résultats de simulation de qualité comparable à des outils commerciaux tels que Plecs ou la toolbox SimPowerSystems. Ces premières simulations, exécutées sur PC et sans aucune optimisation, sont évidemment loin d'être en temps réel mais démontrent qu'une description de type « système hybride » d'un circuit d'électronique de puissance est exécutable et apporte avec les avantages suivants:

- temps de calcul *prédictible* (à l'inverse de Plecs & SimPower qui utilisent des

¹ La dynamique à temps continu est discrétisée pour les besoins de la simulation numérique

algorithmes itératifs)

- résultats conformes à une *modélisation idéal* du circuit (à l'inverse de SimPower qui utilise des snubbers numériques pour que sa simulation converge)
- coeur de calcul *générique*: le softcore, ou bientôt le FPGA, reste identique quel que soit le circuit simulé. La simulation pourrait donc se faire à terme sur une puce ASIC, amenant un facteur 10 en terme de rapidité.

Pour ces simulations, les modèles hybrides ont été générés par notre logiciel de façon semi-flexible: d'un côté la génération des transitions dues aux interrupteurs est générée par du code ad-hoc supportant des blocs fonctionnels tels que le redresseur à diode triphasé et l'onduleur triphasé. De l'autre côté, la modélisation en espace d'état de chaque mode est faite automatiquement, sans aucun a priori, par une analyse topologique globale du réseau.

Par ailleurs, au MIT, nous avons commencé la création d'un *banc expérimental* composé d'un petit moteur asynchrone industriel alimenté par le variateur² ACS-150 de marque ABB. L'objectif est de faire tourner *en parallèle* un système de puissance réel et sa simulation RTDS. C'est ce même système que nous avons simulé avec le softcore pour pouvoir bientôt confronter nos modèles à des mesures réelles plutôt qu'à d'autres simulateurs.

Futur du projet

En Serbie, la plate-forme RTDS matérielle de simulation est actuellement en développement. La première version fonctionnelle simule un système {ACS 150 + moteur asynchrone} avec la rapidité visée: le pas de simulation est inférieur à 1µs. Ce n'est cependant qu'une première étape car il n'est pas encore possible de modifier les paramètres de simulation (valeur des composants, constantes mécaniques, etc.) sans modifier puis recompiler l'architecture. La prochaine version du code VHDL devra pouvoir exécuter une description d'un modèle hybride *quelconque*, téléchargée *à chaud*.

Au MIT, dans les mois qui viennent, la plate-forme RTDS logicielle va gagner en robustesse et en fonctionnalité au niveau de la modélisation automatique de circuit. Deux axes sont poursuivis:

- modélisation de circuits *arbitraires* sans aucun a priori sur la topologie des interrupteurs. Un algorithme générant automatiquement un modèle hybride fonctionnel sera très novateur mais n'est pas facile à concevoir.
- modélisation par *blocs* d'interrupteurs usuels (ex: onduleur triphasé avec diodes anti-parallèles). L'a priori sur la topologie des blocs permettra d'obtenir un outil légèrement moins flexible, mais extrêmement robuste.

Au vu des résultats obtenus après 6 mois de développement, partant de rien, on peut donc espérer voir émerger dans les prochains mois une version de qualité industriel de l'outil RTDS. Ce sera alors la 1^{ère} plate-forme simple rendant possible les tests HIL pour les systèmes d'électronique de puissance.

2 Essentiellement un ensemble intégré {redresseur – onduleur triphasé} avec son électronique de contrôle